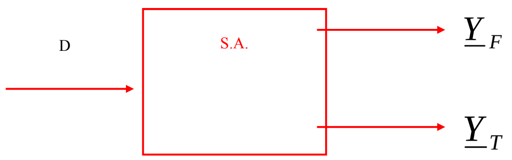
Sisteme autotestabile

Secvenţa de test este inclusă în arhitectura sistemului

$\underline{y} \in CE$ sau $\underline{y} \in CD$; CE $\neq$ CD

sistem total autotestabil – sistemul autotestabil şi sigur în funcţionare;
toate defectările sunt detectate în timpul funcţionării normale şi imediat ce apar.



$Y_F \in CE$

$Y_T \in CE_T$

1) Un sistem S este autotestabil pentru o mulţime de defectări D dacă şi numai dacă : $\forall d_i \in D$

$\underline{y}_T(\underline{x}_i, d_i) \notin CE_T$ pentru un $\underline{x}_i$

2) Există certitudine asupra răspunsului dacă şi numai dacă, $\forall d_i \in D, \forall \underline{x}_i$

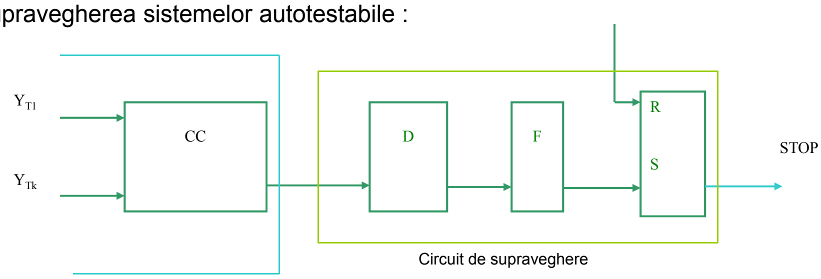
$$\underline{y}_F(\underline{x}_i, d_i) = \underline{y}_F(\underline{x}_i, d_0); \underline{y}_T(\underline{x}_i, d_i) \in CE_T$$

sau

$$\underline{y}_F(\underline{x}_i, d_i) \neq \underline{y}_F(\underline{x}_i, d_0); \underline{y}_T(\underline{x}_i, d_0) \notin CE_T$$

1

Supravegherea sistemelor autotestabile :



Circuit de supraveghere

Circuitul de control trebuie ca :

1) toate semnalele de intrare să fie observabile la ieşirea sa, dacă

$\underline{y}_T \in CE_T$ sau $\underline{y}_T \notin CE_T$

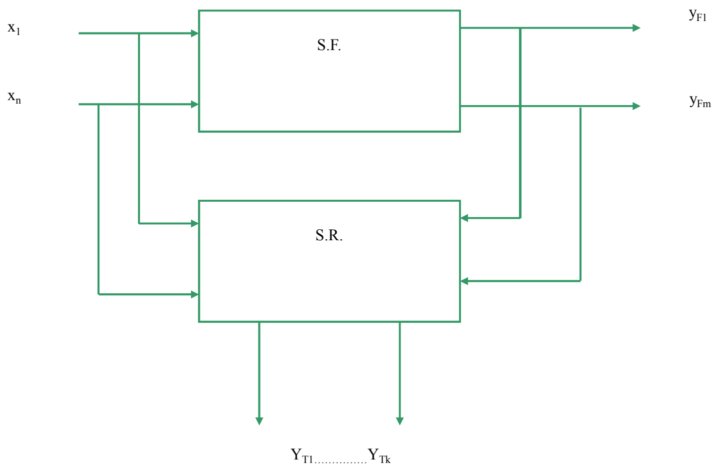
2) orice defectare care apare în funcţionare să fie detectată în cursul funcţionării normale

$$\forall \underline{y}_{Ti} \in CE_T \qquad \underline{y}_{Ci}(\underline{y}_{Ti}) \in CE_C$$

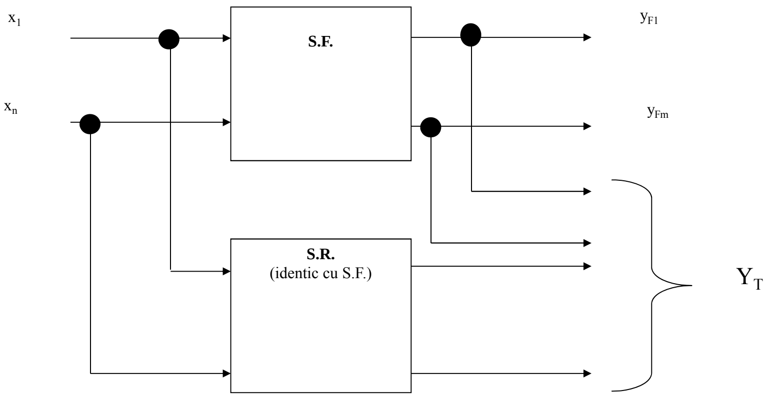
$$\forall \underline{y}_{Ti} \notin CE_T \qquad \underline{y}_{Ci}(\underline{y}_{Ti}) \notin CE_C$$

2

Sisteme total autotestabile cu structura redundantă separabilă

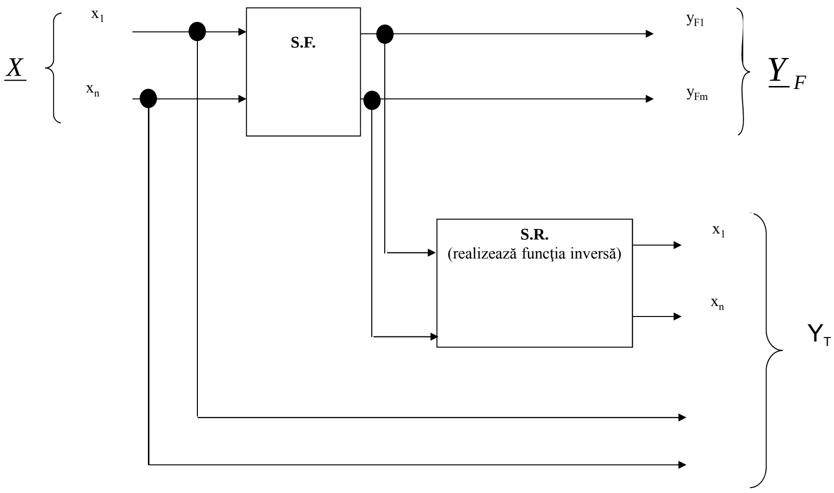


3



a)

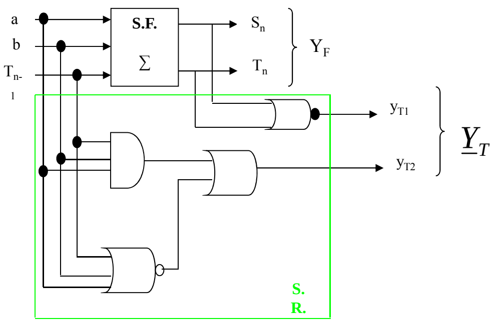
4



b)

5

Sistem autotestabil cu coduri detectoare de erori



$$\{y_{T1}, y_{T2}\} \in \begin{cases} \{0, 1\} \\ \{1, 0\} \end{cases}$$

c)

şi la funcţionare eronată $\{y_{T1}, y_{T2}\} \in \begin{cases} \{0, 0\} \\ \{1, 1\} \end{cases}$

Pornind de la aceasta solutie data unui sistem autotestabil, se poate da o generalizare pentru cazul sistemelor care au k grupe de semnale de iesire: fiecareia dintre cele k grupe ii corespunde cate un semnal de test, Y_{Ti} Pentru fiecare variabila Y_{Ti} se formeaza, cu circuitele modulului SR, variabila Y'_{Ti} complemenatara lui Y_{Ti} cu variabilele care reprezinta semnalele la intrarile primare. Sistemul astfel sintetizat va avea 2k semnale de test. Iesirile Y_F si Y_T pot fi codate, utilizandu-se o codare separabila cu un cod de paritate, cod Berger etc.

Iesirile Y_F ale modului functional formeaza informatia „utila” a codului, in timp ce iesirile Y_T ale modului redondant formeaza informatia „de control” a codului.

6

Sisteme autotestabile cu redundanţă neseparabilă

Sunt incluse sistemele autotestabile sintetizate prin codarea informaţiilor intrare/ieşire a funcţiilor de stare.

Nu se va putea identifica o mulţime a semnalelor funcţionale şi o mulţime a semnalelor de test.

-codurile cu bit de paritate (control al parităţii)
-codurile k din n
-coduri ciclice.

Implementarea acestei structuri implică o serie de constrângeri referitoare la concepţia modulelor funcţionale, comparativ cu cazul sistemelor autotestabile cu redundanţa separabilă.

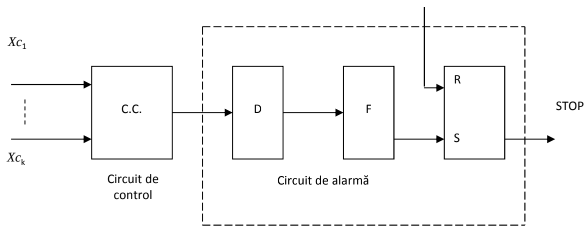
Codul de control al parităţii posedă capacitatea de a detecta pe lângă erori singulare şi orice număr impar de erori care afectează cuvântul codificat. Este performant pentru transmisii paralele.

Codurile aritmetice sunt pastrate doar pentru operatii aritmetice insa nu pot fi folosite la operatii logice sau de shiftare.

Exista trei design-uri diferite de ALU (Altera's Flex EPF10k70RC240)
•verificare cu coduri Berger (Berger Check ALU)
•verificare cu bit de paritate (Reminder and Parity Check ALU)
•verifucare cu TMR (TMR ALU)

7

. STRUCTURA CIRCUITELOR DE CONTROL



O soluţie posibilă pentru realizarea unui circuit de control :semnalul de ieşire al circuitului este „0" atunci cînd sistemul controlat funcţionează corect şi „1" cînd apare o defectare în sistem.

Circuitul de control trebuie să fie el însuşi autotestabil → c.c autotestabil → număr minim de ieşiri 2

$$\forall \; Xci \in CE_T, \quad Yci(Xci) \in CEc$$

$$\not\forall \; Xci \notin CE_T, \quad Yci(Xci) \notin CEc$$

8

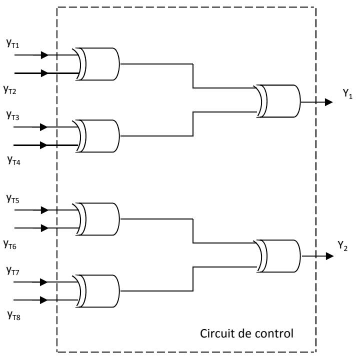
Structura circuitelor de control

Construcţia circuitelor de control pentru codul cu bit de paritate

O mulţime de configuraţii binare x_i aparţin unui cod cu bit de paritate dacă este verificată relaţia : $x_1 \oplus x_2 \oplus ... \oplus x_n = 0$

<u>Cazul 1</u> La intrarea circuitului de control apar toate combinaţiile;

n-1 variabile → 2^{n-1} cuvinte ⇒ la intrarea c.c apar 2^{n-1} combinaţii de semnale binare.

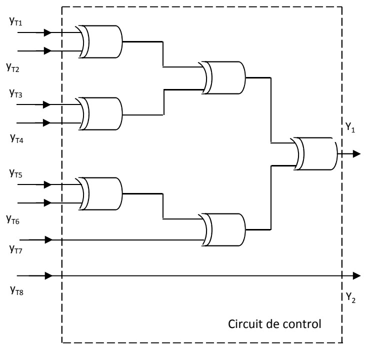


a)

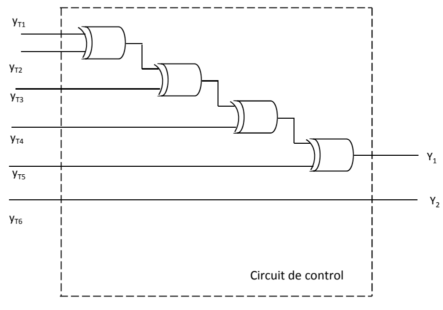
O metodă de realizare a unui c.c. presupune :
- mulţimea variabilelor binare este arbitrar divizată în 2 grupe;
- fiecare grupă este asociată unei funcţii care efectuează suma modulo2 a tuturor variabilelor care aparţin grupei;
- pentru fiecare din aceste funcţii se sintetizează câte un circuit independent.

Proprietatea de *autostabilitate* a circuitelor de control sintetizate dupa aceasta metoda este garantata prin aplicarea semnalelor de intrare care baleiaza in mod sigur cele 2^{n-1} combinatii de semnale la intrarile primare, necesare testarilor tuturor situatiilor posibile pentru controlul circuitelor SAU EXCLUSIV.

Se ştie că un circuit SAU EXCLUSIV cu *k* intrări necesită un număr de 2^k vectori semnale de intrare pentru baleierea tabelei de adevar a circuitului . Dar orice submulţime de *k* variabile ale unui cod de paritate ia 2^k configuraţii distincte.



b)



c)

Se constată cu uşurinţă că dacă mulţimea celor patru configuraţii binare a semnalelor de intrare x_i, indicate mai jos, este prezentă la intrarea circuitului de control, atunci toate cele 2^2 configuraţii binare de intrare – 00, 01, 10, 11 – necesare testării unei porţi SAU EXCLUSIV sunt prezente la intrarea acesteia. Astfel,

(1) $x_i = 0$ $\forall\ i = \{1, \ldots, n\}$;

(2) $x_i = 1$ $\forall\ i \in \{1, \ldots, n-1\}$;

$x_n = x_1 \oplus x_2 \oplus \ldots \oplus x_{n-1}$

(3) $x_1 = 0$, $x_i = 1$, $\forall\ i \in \{2, \ldots, n-1\}$;

$x_n = x_1 \oplus x_2 \oplus \ldots \oplus x_{n-1}$

(4) $x_1 = 1$, $x_i = 0$, $\forall\ i \in \{2, \ldots, n-1\}$;

$x_n = x_1 \oplus x_2 \oplus \ldots \oplus x_{n-1}$

Cazul 2 **La intrarea circuitului de control apare un număr incomplet de combinaţii de semnale;**

Nu întotdeauna este posibilă obţinerea unui circuit de control autotestabil.

Metodă :

Fie m < *m* < 2^{n-1} numărul de configuraţii binare de n variabile ale unui cod cu bit de paritate cu care se codifică semnalele de intrare în circuitul care urmează a fi sintetizat.

M – matricea de prezentare a combinaţiilor de la intrarea circuitului de control.

$$M = \begin{bmatrix} 1 & 1 & 1 \\ 1 & 1 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 1 \\ 1 & 0 & 1 \end{bmatrix}$$

Fiecare coloană evidenţiază starea binară luată de variabila de intrare x_i corespunzătoare în cele *m* configuraţii binare prezente la intrare. Matricea **M** construită în acest mod va permite o verificare uşoară, pas cu pas, a reţelei celulare ce urmează a fi obţinută.

$$x_1 \oplus (x_2 \oplus x_3)$$

- fiecare poartă primeşte toate combinaţiile: 00, 01, 10, 11

Realizarea $(x_1 \oplus x_2) \oplus x_3$ nu este de tip autotestabil, deoarece poarta SAU EXCLUSIV care realizează funcţia $x_1 \oplus x_2$ nu va primi niciodată configuraţia 01 cu cele cinci configuraţii date semnalelor de intrare.

Operatorul SAU EXCLUSIV nu îndeplineşte proprietatea de asociativitate, adică

$$x_1 \oplus (x_2 \oplus x_3) \neq (x_1 \oplus x_2) \oplus x_3$$

11

$$M = \begin{array}{ccccc} x_1 & x_2 & x_3 & x_4 & x_5 \\ \end{array}$$

$$M = \begin{vmatrix} 1 & 0 & 1 & 0 & 0 \\ 1 & 1 & 0 & 1 & 1 \\ 0 & 1 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 & 1 \\ 1 & 1 & 1 & 0 & 0 \end{vmatrix}$$

Pe baza metodei indicate mai sus se construieşte arborele subreţelelor autotestabile.

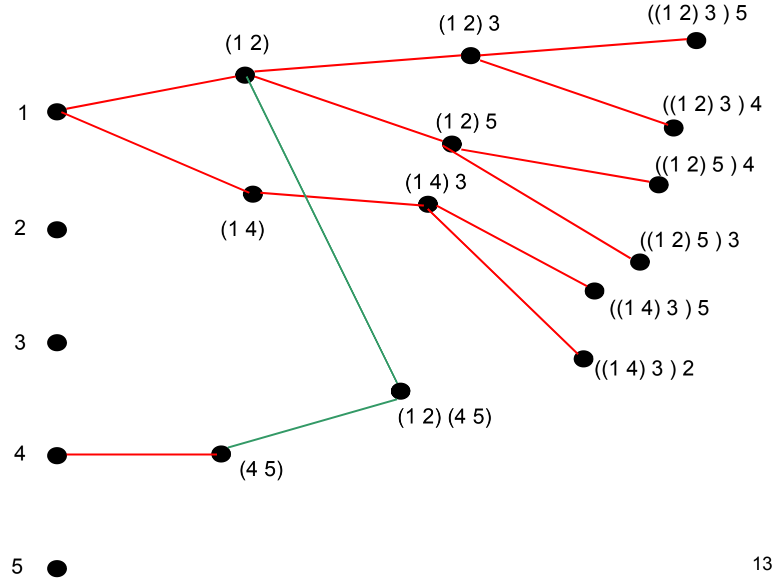
În dreptul nodurilor arborelui sunt trecute subreţelele obţinute prin aplicarea operatorului SAU EXCLUSIV de exemplu, prin simbolul (1 2) 3 este indicată funcţia $(x_1 \oplus x_2) \oplus x_3$ etc.

Din explorarea nodurilor arborelui se obţine mulţimea soluţiilor circuitelor de control, prin identificarea perechilor de noduri care acoperă toate variabilele de intrare.

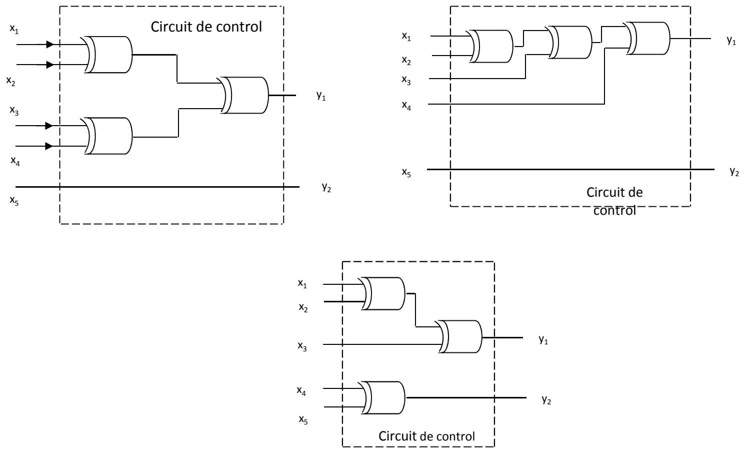
12

Procedeul:

se formează cu ajutorul lui M un arbore al submulţimilor variabilelor xi (de la intrarea c.c.)



13

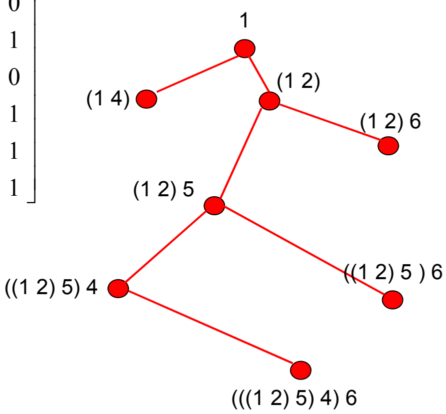


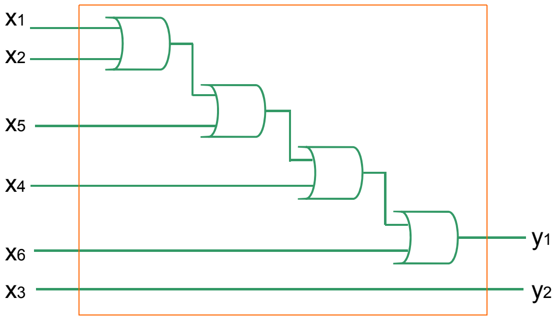
Exemple de circuite de control autotestabile pentru codul cu bit de paritate :
a – gruparea $(x_1+x_2)+(x_3+x_4)$ şi x_5 ; b – gruparea $((x_1+x_2)+x_3)+x_4)$ şi x_5;
c - gruparea $((x_1+x_2)+x_3)$ şi (x_4+x_5).

14

Exemplu:

$$M = \begin{array}{c} \begin{matrix} x_1 & x_2 & x_3 & x_4 & x_5 & x_6 \end{matrix} \\ \begin{bmatrix} 1 & 0 & 1 & 0 & 0 & 0 \\ 1 & 1 & 0 & 1 & 0 & 1 \\ 0 & 1 & 1 & 1 & 1 & 0 \\ 0 & 1 & 1 & 0 & 1 & 1 \\ 1 & 0 & 1 & 0 & 1 & 1 \\ 0 & 0 & 1 & 1 & 1 & 1 \end{bmatrix} \end{array}$$





15

Se constată că, dacă mulţimea celor 4 configuraţii binare a semnalelor de intrare xi este prezentă la intrarea c.c. atunci la intrarea fiecărei porţi apar combinaţiile 00, 01, 10, 11.

(1) $x_i = 0 \quad \forall i = \{1,\ldots,n\}$

(2) $x_i = 1 \quad \forall i = \{1,\ldots,n-1\}$

$$x_n = x_1 \oplus x_2 \oplus \ldots \oplus x_{n-1}$$

(3) $x_1 = 0, \quad x_i = 1 \quad \forall i \in \{2,\ldots,n-1\}$

$$x_n = x_1 \oplus x_2 \oplus \ldots \oplus x_{n-1}$$

(4) $x_1 = 1, \quad x_i = 0 \quad \forall i \in \{2,\ldots,n-1\}$

$$x_n = x_1 \oplus x_2 \oplus \ldots \oplus x_{n-1}$$

16

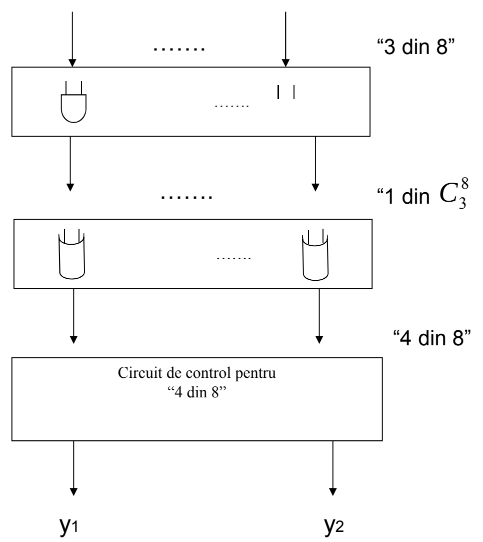
$$\begin{array}{cc} & \begin{array}{ccccc} x_1 & x_2 & x_3 & x_4 & x_5 \end{array} \\ M = & \begin{bmatrix} 1 & 0 & 1 & 0 & 0 \\ 1 & 1 & 0 & 1 & 1 \\ 0 & 1 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 & 1 \\ 1 & 1 & 1 & 0 & 0 \end{bmatrix} \end{array}$$

Un nod al arborelui reprezintă o reţea de porţi SAU EXCLUSIV autotestabilă;

Se obţine un circuit de control de tip autotestabil dacă se găsesc 2 substructuri ale arborelui definite pe două mulţimi complementare ale variabilelor de intrare.

17

Construcţia unui circuit de control pentru codul **k** din **n**



18